

基于硅通孔（TSV）的三维异构集成封装热应力优化研究

何 均

深圳市容微精密电子有限公司 广东深圳

【摘要】 三维异构集成封装借助硅通孔（TSV）技术实现芯片高效互连，大幅提升电子系统性能。TSV 与周围材料热膨胀系数的显著差异，致使热应力问题频发，严重威胁封装可靠性与器件寿命。本文深入剖析基于 TSV 的三维异构集成封装热应力产生根源，通过理论分析与仿真模拟，全面探究热应力分布规律。提出多种创新热应力优化策略，涵盖材料选择、结构设计及热管理等维度，并详细评估其优化效果。研究成果对推动三维异构集成封装技术广泛应用，提升电子设备可靠性与稳定性具有重要意义。

【关键词】 硅通孔（TSV）；三维异构集成封装；热应力；优化策略；可靠性

【收稿日期】 2025 年 4 月 17 日 **【出刊日期】** 2025 年 5 月 19 日 **【DOI】** 10.12208/j.jeea.20250176

Thermal stress optimization of three-dimensional heterogeneous integrated packaging based on silicon through-holes (TSV)

Jun He

Shenzhen Enmicro Precision Electronic Co., Ltd, Shenzhen, Guangdong

【Abstract】 Three-dimensional heterogeneous integrated packaging utilizes silicon through-holes (TSV) technology to achieve efficient chip interconnection, significantly enhancing electronic system performance. However, the significant difference in thermal expansion coefficients between TSV and surrounding materials frequently causes thermal stress issues, severely threatening packaging reliability and device lifespan. This paper thoroughly analyzes the root causes of thermal stress generation in TSV-based three-dimensional heterogeneous integrated packaging. Through theoretical analysis and simulation, it comprehensively explores the distribution patterns of thermal stress. Additionally, multiple innovative thermal stress optimization strategies are proposed, covering material selection, structural design, and thermal management dimensions, with detailed evaluation of their optimization effects. The research findings are significant for promoting the widespread application of three-dimensional heterogeneous integrated packaging technology and improving the reliability and stability of electronic devices.

【Keywords】 Silicon through-holes (TSV); Three-dimensional heterogeneous integrated packaging; Thermal stress; Optimization strategies; Reliability

引言

在电子产品小型化、高性能化发展趋势下，三维异构集成封装技术凭借独特优势脱颖而出。TSV 作为关键技术，能在芯片间构建垂直互连通道，显著缩短信号传输路径，降低功耗，提升系统集成度。但因不同材料热膨胀特性各异，工作时会产生热应力，导致芯片开裂、焊点失效等严重问题。深入研究并有效优化基于 TSV 的三维异构集成封装热应力，对突破技术瓶颈、推动行业发展意义重大。

1 三维异构集成封装热应力产生根源剖析

在三维异构集成封装体系中，多种材料协同工作，

而材料热膨胀系数的差异是热应力产生的根本诱因。硅作为常用芯片衬底材料，其热膨胀系数相对较低，在温度变化时尺寸变化较小。与之形成鲜明对比的是 TSV 填充材料铜，其热膨胀系数明显更高。当封装结构经历温度变化，无论是升温还是降温过程，硅与铜由于膨胀或收缩程度不一致，二者界面处就会产生较大的热应力。这种热应力的大小和方向会随着温度变化而改变，反复作用下会对封装结构造成损伤。

芯片封装所采用的基板材料，如 FR-4 等，其热膨胀系数与硅和铜同样存在明显差别。这种差异使得在温度变化时，芯片、TSV 与基板之间的协同变形难以

实现。基板的变形会对芯片和 TSV 产生额外的拉扯或挤压作用,进一步加剧热应力的复杂性。在多层芯片堆叠的三维异构集成封装中,各芯片工作时发热状况不同,这会在封装内部形成温度梯度^[1]。温度较高区域的材料膨胀程度大,而低温区域膨胀程度小甚至收缩,这种不均匀的膨胀收缩在芯片内部及芯片与基板间引发热应力。

制造工艺对热应力的产生同样影响深远。在 TSV 制作过程中,钻孔、填充等工艺步骤会使硅衬底内部产生残余应力。钻孔过程中,机械力的作用可能改变硅的晶体结构,导致局部晶格畸变,产生应力集中。填充材料固化收缩也会引入额外应力,这种应力在材料固化后会长期存在于封装结构内部^[2]。这些制造过程中产生的残余应力与工作时因温度变化产生的热应力相互叠加,显著增加了封装结构的应力水平。

2 热应力分布规律研究方法及成果呈现

有限元分析作为研究热应力分布的有力工具,在该领域应用广泛。通过构建精确的三维异构集成封装模型,需要赋予各材料准确的热物理参数,包括热膨胀系数、导热系数等,以模拟实际工作中的温度边界条件,从而详细计算出热应力分布情况。在建模过程中,要精细刻画 TSV、芯片、基板等各部分几何形状与尺寸,考虑材料非线性特性,如材料在不同温度下力学性能的变化。只有确保模型高度逼近实际封装结构,模拟结果才能真实反映热应力分布。经有限元模拟,能够清晰看到在 TSV 与硅衬底界面处,热应力集中现象极为明显。这是因为铜和硅热膨胀系数的巨大差异,在温度变化时二者变形不协调,导致界面产生高应力。芯片边缘及芯片与基板连接区域,热应力也相对较高,这些部位在实际应用中容易出现裂纹等失效现象,是封装结构的薄弱环节。

实验测量是验证模拟结果、深入了解热应力分布的重要手段。采用 X 射线衍射技术,能精确测量封装结构内部的残余应力分布。X 射线与材料内部晶体相互作用,通过分析衍射图谱的变化,可以确定材料内部应力的方向和大小。借助数字图像相关方法,可实时监测温度变化过程中封装表面的位移与应变,进而推算热应力分布^[3]。该方法通过对封装表面图像进行分析和对比,对比不同温度下图像中标记点的位置变化,得到表面应变数据,再结合材料力学知识计算出热应力。实验结果与有限元模拟高度吻合,进一步证实了模拟结果的可靠性,同时为深入理解热应力产生机制提供了直观数据支持。通过实验还可以发现模拟中可能忽略

的因素,如制造缺陷对热应力分布的影响,从而完善研究结论。

通过对不同封装结构、材料组合的大量模拟与实验研究,总结出一些热应力分布的普遍规律。随着 TSV 直径增大,其周围热应力会相应增加,这是因为更大直径的 TSV 与硅衬底的接触面积增大,材料膨胀差异导致的应力作用范围和强度都增大。芯片堆叠层数增多时,热量传递路径变长,散热难度增加,温度梯度增大,热应力也随之上升。基板厚度、材料特性等因素也会对热应力分布产生影响^[4]。掌握这些规律,有助于在封装设计阶段提前预判热应力问题,在设计初期就采取针对性优化措施,避免后续设计修改带来的成本增加和时间延误,提高设计效率和产品可靠性。

3 热应力优化策略探索与实践

材料选择对热应力优化起着关键作用。选用热膨胀系数与硅更接近的 TSV 填充材料,如钨或铜-钨合金,可显著减小因材料热膨胀差异产生的热应力。这些低膨胀系数材料在温度变化时与硅衬底变形更协调,能有效降低界面应力。相较于铜,钨和铜-钨合金在温度波动时,与硅衬底之间的相对位移更小,从而减少了界面处的应力集中。采用高导热率的基板材料,能提升封装整体散热性能。高导热率材料可以更快速地将芯片产生的热量传递出去,减小封装内部的温度梯度。温度梯度的减小意味着材料膨胀收缩的不均匀程度降低,进而降低热应力,提高封装结构的稳定性和可靠性。

结构设计优化是降低热应力的重要途径。合理调整 TSV 布局,避免其在局部区域过度集中,可使热应力更均匀分布。采用交错排列或渐变间距的 TSV 布局方式,能有效减少应力集中现象。交错排列的 TSV 布局可以分散热应力的作用点,避免应力在某一区域过度积累;渐变间距布局则可以根据芯片不同部位的发热情况,灵活调整 TSV 分布密度,在发热量大的区域适当增加 TSV 间距,降低热应力。在 TSV 与硅衬底间设置缓冲层,如聚酰亚胺或二氧化硅等低模量材料,可吸收部分热应力,缓解界面应力集中问题^[5]。缓冲层材料的低模量特性使其具有较好的柔韧性,能够在温度变化时发生较大变形,从而缓冲 TSV 与硅衬底之间的应力传递。通过优化芯片堆叠顺序,将发热量大的芯片置于散热条件好的位置,能有效减小温度梯度,降低热应力,提高封装结构的整体性能。

热管理技术的应用对热应力优化不可或缺。在封装结构中增加散热通道,如热通孔或散热鳍片,可加速热量散发,降低芯片工作温度。热通孔能够将芯片内部

的热量快速传导到封装基板外部,散热鳍片则通过增大散热面积,提高与空气的热交换效率。采用液冷或风冷等外部散热方式,能进一步提升散热效率,减小温度变化范围,从而降低热应力。液冷系统通过冷却液的循环带走热量,散热效果显著;风冷系统则利用风扇强制空气流动,加快热量散发^[6]。利用智能热管理系统,根据芯片实时发热情况动态调节散热功率,可使封装结构始终处于较优的温度状态,有效控制热应力。智能热管理系统可以实时监测芯片温度,当温度升高时自动增加散热功率,温度降低时减少功率消耗,实现节能与热应力控制的双重目标。

4 优化策略效果评估与实际应用考量

通过有限元模拟对比优化前后封装结构的热应力分布,可直观评估优化策略的效果。在采用低膨胀系数填充材料和优化 TSV 布局后,TSV 与硅衬底界面处的最大热应力大幅降低,应力集中区域明显减小。模拟结果可以通过可视化的应力云图展示,清晰呈现热应力分布的改善情况,帮助工程师直观了解优化策略的作用效果。模拟还可以分析不同优化策略组合对热应力分布的综合影响,为优化方案的进一步完善提供依据。

实验测试同样能验证优化效果。对优化后的封装样品进行温度循环测试,模拟实际使用过程中的温度变化情况。利用应变片测量关键部位应变,结果表明热应力引起的应变显著减小,封装结构的可靠性得到显著提升^[7]。温度循环测试可以检测封装结构在反复温度变化下的性能稳定性,应变片测量数据则为热应力优化效果提供了直接的实验证据。通过对比优化前后的实验数据,能够准确评估优化策略对封装结构性能的改善程度。

在实际应用中,需综合考虑优化策略的成本与可制造性。一些高性能材料成本较高,可能增加封装成本,例如某些新型低膨胀系数填充材料价格昂贵,会大幅提高产品成本。复杂的结构设计和制造工艺可能对制造设备和工艺控制要求苛刻,导致制造难度增大、良品率降低。精细的 TSV 交错排列布局对制造精度要求极高,可能需要更先进的设备和更严格的工艺控制,从而增加制造成本和生产周期。在选择优化策略时,需在热应力优化效果、成本及可制造性之间寻求平衡,确保优化方案在实际生产中具有可行性与经济性^[8]。随着电

子技术不断发展,对三维异构集成封装性能要求日益提高。未来,热应力优化策略需持续创新与完善,结合新型材料研发、先进制造工艺及智能化热管理技术,进一步提升封装结构的可靠性与稳定性,以满足电子设备不断升级的需求。

5 结语

对基于硅通孔的三维异构集成封装热应力的研究,在剖析热应力产生根源、掌握分布规律基础上,提出的材料选择、结构设计及热管理等优化策略,经评估能有效降低热应力,提升封装可靠性。展望未来,随着科技进步,新型材料、先进制造工艺和智能热管理技术将不断涌现,持续推动热应力优化策略创新发展,为三维异构集成封装技术在更广泛领域的应用筑牢基础,助力电子设备向更高性能、更小型化方向迈进。

参考文献

- [1] 杨振涛,余希猛,于斐,等. 一种 Ka 波段多通道 RF 集成微系统封装[J].半导体技术,2025,50(07):723-729.
- [2] 王小东,李明,刘昌举,等. 倒装焊封装 3D 集成式 CCD 的设计与验证[J].光电子技术,2025,45(02):148-153.
- [3] 吴松,王超,秦智晗,等. 集成电路 SiP 封装器件热应力仿真方法研究[J/OL].电子与封装,1-13[2025-08-02].
- [4] 王建荣,马万里,黄渊,等. 高密度集成电路封装基板微缺陷检测方法研究[J].中国集成电路,2025,34(05):64-69.
- [5] 刘士静,艾希飞,王栋. 集成电路先进封装技术研究进展综述[J].中国集成电路,2025,34(05):15-17+29.
- [6] 李华,李国. 集成电路封装六自由度机械手运动轨迹规划控制方法[J].机械设计与研究,2025,41(02):151-155.
- [7] 陈祎,岳琨,吕复强,等. 集成电路异构集成封装技术进展[J].电子与封装,2024,24(09):51-62.
- [8] 王成君,胡北辰,杨晓东,等. 3D 集成晶圆键合装备现状及研究进展[J].电子工艺技术,2022,43(02):63-67.

版权声明: ©2025 作者与开放获取期刊研究中心(OAJRC)所有。本文章按照知识共享署名许可条款发表。

<https://creativecommons.org/licenses/by/4.0/>



OPEN ACCESS