

# EMIB 封装技术与产业发展趋势分析

韩雅迪

澳门大学 澳门

**【摘要】**人工智能算力需求的爆发式增长推动半导体先进封装技术成为产业发展核心赛道，嵌入式多芯片互连桥接（EMIB）技术作为英特尔研发的 2.5D 先进封装核心方案，凭借成本、良率、设计灵活性等优势成为异构集成的重要技术路径。本文通过系统阐述 EMIB 封装的核心原理、工艺特征，对比分析其相对传统封装技术的核心优势，明确其主流应用场景，剖析当前技术发展面临的挑战，并梳理未来技术演进方向，为半导体先进封装产业研究与投资决策提供参考。

**【关键词】**EMIB 封装；先进封装；2.5D 封装；异构集成；半导体产业

**【收稿日期】**2025 年 12 月 18 日

**【出刊日期】**2026 年 1 月 8 日

**【DOI】**10.12208/j.jer.20260015

## Analysis of EMIB packaging technology and industrial development trends

Yadi Han

University of Macau, Macau

**【Abstract】**The explosive growth in demand for artificial intelligence computing power has driven advanced semiconductor packaging technology to become a core track in industrial development. As a core 2.5D advanced packaging solution developed by Intel, Embedded Multi-die Interconnect Bridge (EMIB) technology has emerged as an important technical path for heterogeneous integration, leveraging advantages in cost, yield, and design flexibility. This paper systematically elaborates on the core principles and process characteristics of EMIB packaging, comparatively analyzes its core advantages over traditional packaging technologies, clarifies its mainstream application scenarios, examines the current challenges in technological development, and sorts out the future direction of technological evolution. Meanwhile, combined with the industrial development trends, providing a reference for industrial research and investment decision-making in the semiconductor advanced packaging industry.

**【Keywords】**EMIB packaging; Advanced packaging; 2.5D packaging; Heterogeneous integration; Semiconductor industry

### 引言

随着人工智能（AI）、高性能计算（HPC）等领域的快速发展，半导体芯片对算力、存储带宽、集成度的需求呈指数级提升，传统制程工艺逼近物理极限，先进封装技术成为突破芯片性能瓶颈的关键路径。封装技术从传统单芯片封装向多芯片高密度集成的 2.5D/3D 封装演进，实现了在不突破制程极限的前提下提升芯片互连效率、降低功耗、缩小封装尺寸。嵌入式多芯片互连桥接（EMIB）技术作为英特尔自主研发的 2.5D 先进封装技术，摒弃了传统 2.5D 封装的大尺寸硅中介层设计，通过在有机基板中嵌入微型硅桥实现芯片互连，兼具成本与性能优势，已在 FPGA、GPU、AI 芯片等产品中实现规模化应用。本文围绕 EMIB 封装技术的

核心问题展开系统分析，探究其技术特征与产业发展趋势，为半导体先进封装领域的技术研发与产业布局提供参考。

### 1 EMIB 封装的定义与核心原理

#### 1.1 技术定位

嵌入式多芯片互连桥接（Embedded Multi-die Interconnect Bridge, EMIB）是由英特尔研发的 2.5D 先进封装技术，属于半导体异构集成技术体系的核心方案之一，主要用于实现逻辑芯片间、逻辑芯片与高带宽内存（HBM）间的高密度、高速互连，是 AI/HPC 芯片等高性能器件的关键封装技术。英特尔于 2000 年代启动 EMIB 技术研发，2016 年在 ECTC 会议首次披露技术细节，2019 年完成技术指标升级，2021 年实现在

FPGA、GPU 等产品中的大规模商用。

1.2 核心原理

EMIB 封装的核心原理为在有机基板的芯片互连区域嵌入微型硅桥，非互连区域仍采用标准有机基板布线，区别于传统 2.5D 封装采用的全覆盖式硅中介层设计，仅在芯片互连的关键区域设置硅桥，大幅降低了硅材料的使用量与工艺复杂度。如图 1，其核心特点为无需硅中介层、无需硅过孔（TSV），通过局部硅桥实现多芯片的高密度互连，同时兼容传统有机基板的制造工艺，实现了先进封装技术与成熟基板工艺的结合。

1.3 关键工艺

EMIB 封装的工艺流程围绕硅桥的嵌入与互连实现展开，核心步骤包括：

(1) 硅桥制备：对晶片进行减薄处理后，分割为单个桥晶片，完成硅桥的前期制备；

(2) 基板空腔制作：有机复合材料采用传统堆积工艺制备基板，在芯片互连区域额外制作用于放置硅桥的空腔；

(3) 硅桥嵌入：将制备好的桥晶片放入空腔，通过粘合剂固定，保证硅桥与基板的贴合度；

(4) 通孔制备：在硅桥区域制作细通孔，非互连区域制作粗通孔，实现不同密度的布线需求；

(5) 介质层与芯片连接：在基板表面涂覆积层电介质，采用热压键合（TCB）完成芯片与基板的连接，最后进行毛细管底部填充，完成整体封装。

2 EMIB 封装相对传统封装的核心优势

传统多芯片封装技术如 MCP、CoWoS 等存在集成度低、成本高、良率低、封装翘曲等问题，EMIB 封装通过技术创新实现了对传统方案的全方位优化，核心优势体现在成本、良率、设计灵活性、性能等方面，如图 2，具体如下。

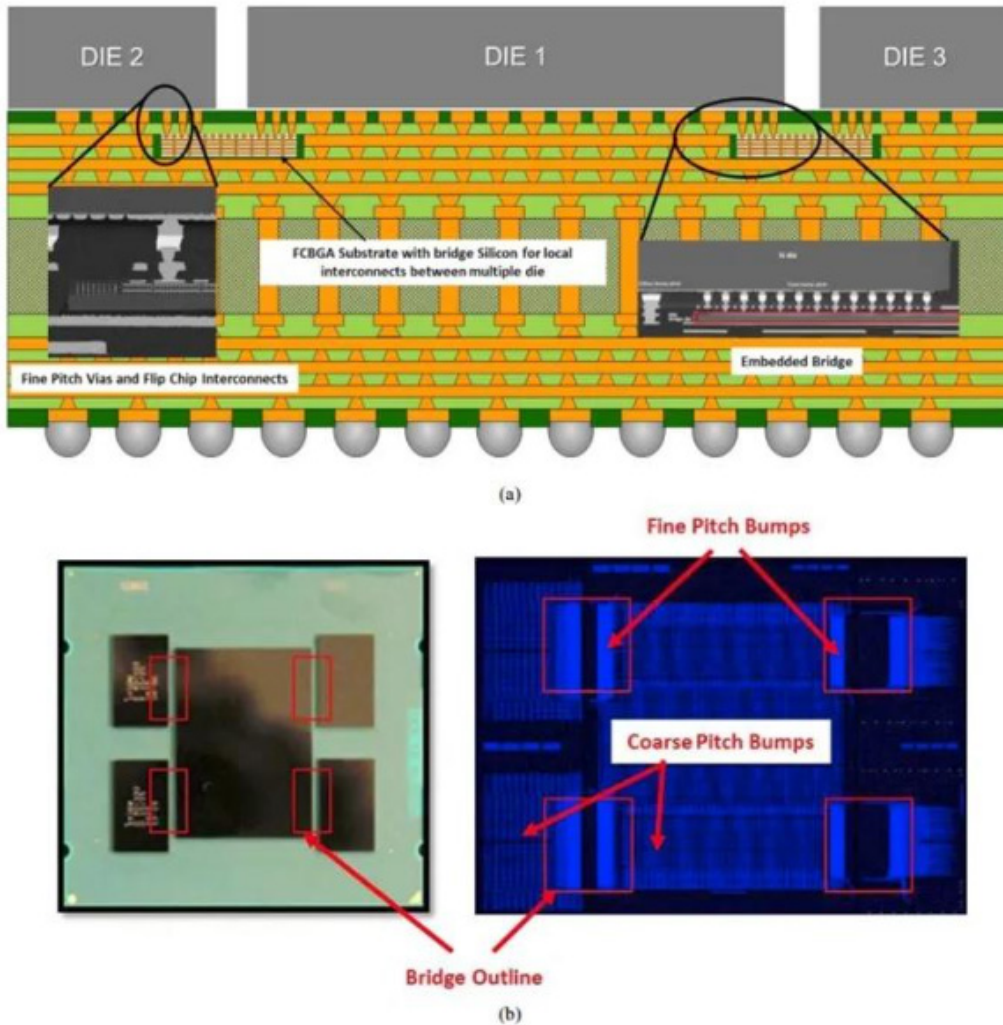


图 1 EMIB 架构（截面图和俯视图）

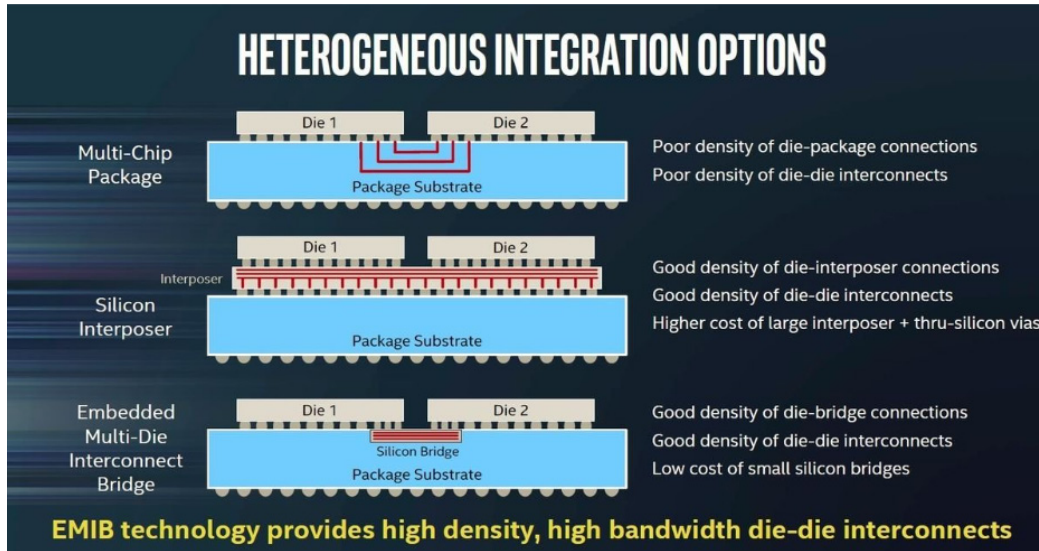


图 2 EMIB 封装与传统封装对比

### 2.1 成本显著降低

EMIB 封装摒弃了传统 CoWoS 技术的全覆盖式硅中介层，仅采用小尺寸微型硅桥实现互连，英特尔晶圆可制作数千片该类硅桥，晶圆利用率大幅提升；同时，EMIB 兼容传统有机基板的制造工艺，无需重新搭建全新产线，进一步降低了工艺与设备投入成本，相比传统 2.5D 封装具备明显的成本优势。

### 2.2 良率更高且可靠性强

EMIB 封装工艺流程更简洁，良率接近标准 FCBGA 封装，稳定在 92%~95%，高于传统 2.5D 封装方案的 85%~90%；在可靠性方面，硅桥与有机基板的热膨胀系数匹配性更优，封装翘曲量可小于 50 $\mu\text{m}$ ，远低于 CoWoS 方案的 120 $\mu\text{m}$ ，大幅降低了因封装翘曲导致的互连失效、机械故障等风险。

### 2.3 设计灵活性突出

EMIB 封装无需在基板全域布置硅中介层，可根据芯片互连需求按需放置硅桥，支持不同尺寸、不同工艺节点的芯片自由组合；同时，EMIB 技术可突破光罩尺寸限制，其中 EMIB-T 版本支持 12 倍光刻线扩展，为超大尺寸封装的实现提供了技术可能，满足了异构集成的多样化设计需求。

### 2.4 供应链保障能力强

英特尔拥有 EMIB 技术的成熟供应链与自有产能，该技术自 2017 年已实现大规模生产并应用于英特尔多款自研产品，避免了传统先进封装技术产能集中于少数厂商导致的产能排队、交付延迟等问题，能够为客户提供更稳定的产能与交付保障。

### 2.5 性能适配高性能需求

EMIB 封装实现了芯片间的高密度、高速互连，满足了 GPU、CPU、AI 芯片等高性能器件的信号传输需求，同时相比 MCP 等传统多芯片封装，大幅提升了互联密度与带宽，降低了信号完整性损失与能耗，适配高性能计算的应用场景。

## 3 EMIB 封装的主要应用场景

EMIB 封装因兼顾性能、成本与集成性，成为高性能、高集成度芯片封装的核心方案，其应用场景集中于对算力、互连效率、集成度有严苛要求的领域，核心包括 AI/HPC 芯片、数据中心服务器、高端网络通信芯片、旗舰级计算芯片等，具体应用特征如下：

(1) 英特尔自研产品规模化应用：2021 年起，EMIB 技术已大规模应用于英特尔的 FPGA、分立 GPU、AI 芯片等产品，其中 IntelStratix10FPGA 采用 55 $\mu\text{m}$  凸块间距的 EMIB 技术，实现了异构芯片的高密度互连；

(2) AI/HPC 芯片异构集成：EMIB 技术支持逻辑芯片与 HBM 的高速互连，能够满足 AI 芯片对大带宽、低延迟存储的需求，是 AI 训练、推理芯片的重要封装方案；

(3) 数据中心服务器器件：数据中心服务器对算力与能效比要求高，EMIB 封装实现了服务器核心芯片的高密度集成，在缩小封装尺寸的同时提升了算力密度，适配数据中心的集约化部署需求；

(4) 高端网络通信芯片：高端网络通信芯片对信号传输速率与稳定性要求严苛，EMIB 封装的低信号损失、高互连密度特征能够满足高速网络通信的需求，成

为 5G/6G、高速交换机等芯片的封装选择。

EMIB 技术的核心应用价值在于实现同一封装内异质芯片与混合元件的集成，支持不同硅技术节点的芯片组合，解决了传统封装的大尺寸限制问题，成为芯粒（Chiplet）集成的主流互连方案之一。

#### 4 EMIB 封装当前的技术挑战

尽管 EMIB 封装已实现规模化商用，且具备诸多技术优势，但在工艺实现、产业推广、性能适配等方面仍面临一系列技术挑战，成为制约其进一步发展普及的关键因素，具体包括：

##### 4.1 异质集成的工艺匹配难题

硅桥芯片与有机基板、扇外型封装的结合工艺尚未完全成熟，工艺过程中易出现基板翘曲、异质界面分层、装片空洞、对准精度偏差等问题，对工艺管控的精度要求极高，除英特尔外，其他企业的相关技术仍处于研发阶段，尚未实现规模化量产。

##### 4.2 高性能场景的性能瓶颈

EMIB 封装存在功率路径压降较高的问题，标准 EMIB 的悬臂式供电路径导致供电效率受限，难以满足 HBM4/4e 等超高功耗模块的稳定供电需求，在更高性能的 AI/HPC 芯片应用中存在性能适配短板；同时，高密度互连的信号完整性管控仍需进一步优化，以满足更高速率的信号传输需求。

##### 4.3 高密度工艺的量产管控难度大

EMIB 封装的硅桥嵌入、细通孔制备、芯片键合等环节均要求纳米级/微米级的工艺精度，高密度工艺下的量产管控难度大，对生产设备、工艺参数的稳定性要求严苛，中小厂商难以突破工艺壁垒，导致技术产业化

速度较慢。

#### 4.4 市场占有率与产业生态短板

相比 CoWoS 技术拥有赛灵思、苹果、AMD、英伟达等众多客户群体，EMIB 技术目前的市场占有率较低，主要应用于英特尔自研产品，产业生态布局相对薄弱；同时，技术专利主要集中于英特尔，其他企业的技术研发与产业化面临专利壁垒，进一步制约了其市场推广。

#### 5 EMIB 封装的未来演进方向

为突破当前技术瓶颈，适配更高性能、更高集成度的芯片封装需求，EMIB 封装技术正朝着工艺升级、多技术融合、高性能适配的方向发展，核心演进路径包括先进工艺研发与跨技术融合两大维度，具体如下：

##### 5.1 工艺升级：推出 EMIB-T、FOVEROS、PVC 等先进衍生技术

(1) EMIB-T：在传统 EMIB 基础上引入硅过孔（TSV），同时支持更小的凸块间距，通过 TSV 桥 die 实现从封装底部的直接供电，打造低电阻、直接的供电路径，有效解决了传统 EMIB 的功率路径压降问题，提升了供电效率与芯片间通信速度，可适配 HBM4/4e 等超高功耗模块的应用需求，如图 3，是 AI 芯片封装的核心升级方向；

(2) FOVEROS：英特尔研发的 3D 堆叠技术，基于 22FFL 工艺节点实现高性能逻辑芯片的面对面（F2F）堆叠，突破了 EMIB 二维互连的限制，实现了逻辑芯片的垂直 3D 集成，兼具低延迟、低功耗、小尺寸的特征，首款产品 Lakefield 已实现商用，如图 4，为 EMIB 与 3D 堆叠的结合奠定了基础；

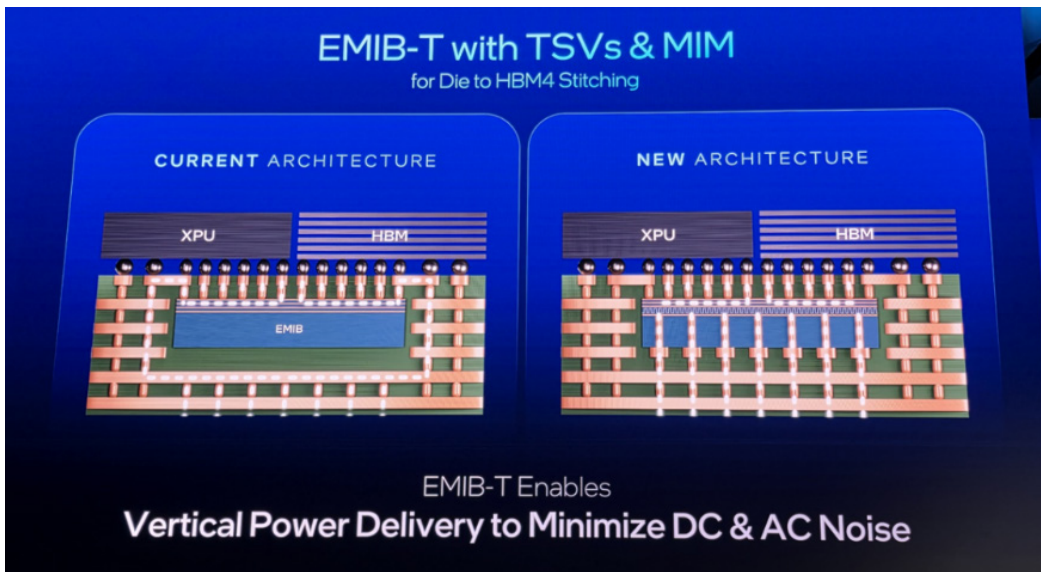


图 3 EMIB-T 技术

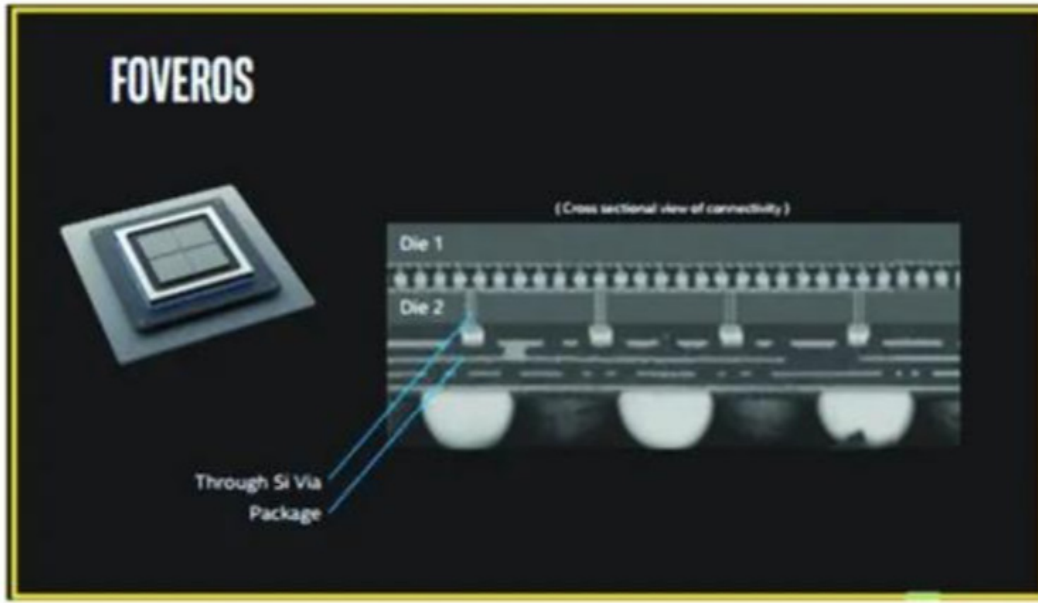


图4 FOVEROS 技术

(3) Ponte Vecchio (PVC)：异构 petaop 3D 处理器，是 EMIB 与 FOVEROS 技术融合的经典产品，由 47 个功能块、1000 亿个晶体管组成，通过 EMIB 实现多芯片的 2.5D 互连，通过 FOVEROS 实现芯片的 3D 垂直堆叠，采用 24 层基板封装与低温焊料（LTS）解决封装翘曲问题，适配超大规模超级计算机的算力需求。

#### 5.2 多技术融合：与光互连、3D 堆叠封装融合突破性能瓶颈

EMIB 封装的核心演进方向为与其他先进封装、互连技术融合，突破电互连的带宽瓶颈，实现更高性能的异构集成，其中与光互连技术的集成是重要发展方向：英特尔在 DARPA 的 PIPES 和 CHIPS 项目支持下，开发了基于开放腔桥架构的共封装光学原型，通过 EMIB 技术实现 FPGA 与数据转换器、3D 电-光芯片（EIC-PIC）堆叠的互连，结合光纤阵列的端面耦合技术，实现了光信号的高效输入输出，封装速率可达 3.2/6.4/12.8T 及以上，突破了传统电互连的带宽限制。

未来，EMIB 封装将进一步深化与 3D 堆叠、Chiplet、光互连等技术的融合，形成“2.5D+3D”“电互连+光互连”的复合封装技术体系，满足 AI/HPC 等领域对超高算力、超大带宽的需求。

## 6 结论

EMIB 封装技术作为 2.5D 先进封装的核心方案之一，凭借成本低、良率高、设计灵活等优势，成为 AI/HPC 芯片等高性能器件异构集成的重要技术路径，

已在英特尔自研产品中实现规模化应用。尽管当前 EMIB 技术面临工艺匹配、量产管控、产业生态等方面的挑战，但通过 EMIB-T、FOVEROS 等先进工艺的研发，以及与光互连、3D 堆叠等技术的融合，其性能瓶颈正逐步突破，未来将形成“2.5D+3D”“电互连+光互连”的复合技术体系，适配更高性能、更高集成度的芯片封装需求。

EMIB 技术的大规模应用将带动半导体封装产业链设备、材料、封测三大板块的需求增长，具备技术壁垒、头部客户资源、产能布局的企业将率先受益。同时，产业发展需警惕技术路线分歧、供应链国产化率低、AI 需求不及预期等潜在风险。随着芯粒集成与先进封装产业的快速发展，EMIB 技术的产业生态将不断完善，成为半导体异构集成的核心技术之一，推动半导体产业向更高算力、更高集成度的方向发展。

## 参考文献

- [1] 袁渊等,基于硅桥芯片互连的芯粒集成技术研究进展 [J]. 微电子学,2024,54 (2).
- [2] 半导体技术,先进封装工艺分类与发展趋势 [EB/OL]. 搜狐网.
- [3] 电子工程专辑.EMIB 与 CoWoS 技术对比及产业应用分析 [EB/OL].
- [4] 容么么看科技. EMIB 封装架构与工艺详解 [EB/OL]. 知乎.

- [5] 半导体封装技术, 英特尔官网,  
<https://www.intel.cn/content/www/cn/zh/foundry/packaging.html>.
- [6] 唐仁杰,金元证券,电子行业深度报告:先进封装解芯片难题-封装摩尔时代的突破
- [7] 王根旺,李璐,潘鹏辉,等.多芯粒 2.5D/3D 集成技术研究与应用现状 [J]. 电子科技大学学报,2025, 54 (6): 819-831

- [8] Mahajan, R., et al. (2025). EMIB-T: TSV-Enhanced EMIB for Low-IR-Drop Power Delivery and High-Bandwidth D2D Communication. IEEE Transactions on Components, Packaging and Manufacturing Technology.

**版权声明:** ©2026 作者与开放获取期刊研究中心(OAJRC)所有。本文章按照知识共享署名许可条款发表。

<https://creativecommons.org/licenses/by/4.0/>

